

Prozesse oder Tools – wo ist Optimierung lohnender?

Die vom edacentrum ins Leben gerufene Veranstaltung „eda-Forum“ fand großen Anklang bei allen Anwesenden. Wer nicht daran teilnehmen konnte, bekommt mit dieser wie auch in weiteren *Elektronik*-Ausgaben Gelegenheit, sich nachträglich zu informieren. Im Folgenden werden die thematischen Inhalte der Session „Design Processes, Benchmarking and Productivity“ auf den Punkt gebracht.

Die Diskussion um Prozesse ist allgegenwärtig, und Innovationen in diesem Bereich sind immer wieder ein Top-Thema. Doch mit der „Brille des Ingenieurs“ wird oft übersehen, wie weitreichend der Begriff „Prozess“ verwendet werden kann und dass es dabei nicht immer nur um Technologie-, sondern auch um Designprozesse gehen kann. Im Rahmen des edaForum02 widmete sich eine der beiden Sessions den Designprozessen und ihrer Produktivität, und zwar betrachtet mit einer „ökonomischen Brille“.

Die Keynote dieser Session trug den Titel „Methodology and Software for Maximizing Semiconductor R&D Return on Investment“ und wurde von Alexander A. Silbey, Director der Professional Services bei Numetrics Management Systems, Inc., gehalten. Er konzentrierte sich in seinem Vortrag auf die Ver-



Alexander A. Silbey, Director of Professional Services bei Numetrics Management Systems: „Time-to-Market ohne Optimierung der Managementprozesse wird zum massiven Problem.“

besserung der Managementprozesse zur Steuerung der eigentlichen Designprozesse. Kernaussage war, dass „Time-to-Market“ ohne Optimierung der Managementprozesse zum massiven Problem wird.

Nach Silbey sind der schlecht vorhersehbare Aufwand beim Design, die sich während des Designprozesses häufig ändernden Spezifikationen sowie die hohe Zahl (84 %) verzögerter Design-Projekte ein großes Ärgernis, das nur durch Verbesserungen an den firmeninternen Managementprozessen behoben werden kann. Als ergänzendes Argument fügte er hinzu, dass es bezeichnend sei, wenn zum einen die Designprozesse einen immer höheren Grad der Automatisierung erreichten, zum anderen aber die Managementprozesse immer noch manuell

durchgeführt würden. Ein optimiertes Prozessmanagement verspreche kürzere Designzyklen und bessere Qualität der Produkte bei gleichzeitiger Verbesse-

Anzeige

rung der Überschaubarkeit von Projekten, die wiederum bessere Ressourcenplanung ermögliche.

Als Bestandteile eines optimierten Managementprozesses nannte er eine solide, auf gesicherten Daten beruhende erste Planung, die Überwachung des Prozessablaufes sowie eine die Prozessdaten erfassende Nachbereitung als Grundlage der initialen Planung neuer Designprozesse. Bei der Erstellung der ersten Projektplanung komme es auf ein sorgfältiges Abwägen zwischen der Komplexität des Designs, der Zeit bis zur geplanten Markteinführung und der einsetzbaren Personalressourcen an. Für die Prozessüberwachung sei vor allen Dingen wichtig, eine bei der Erkennung von Unregelmäßigkeiten unverzüglich greifende Korrektur des Planes einzuleiten und nicht wertvolle Arbeitskräfte durch Verzögerungen zu lange an veraltete Aufträge zu binden. Nur so sei zu garantieren, dass die ökonomischen und technischen Randbedingungen ein-

gehalten würden. Ein solch flexibler Managementprozess erlaube es, die Dynamik heutiger Designprozesse zu beherrschen.

Dr. Fritz Kirsch, Leiter einer Designmethodik-Gruppe bei Infineon Technologies, war mit seinem Vortrag „The Evolution of Development Processes in the Semiconductor Industry“ ganz auf der Linie seines Vorredners: Zur Beherrschung der Höchstkomplexität der Entwicklung heutiger SoCs hält er das Vorhandensein eines Gesamtentwicklungsprozesses, der das gesamte System umfasst, für unabdingbar. Motiviert sei seine Aussage durch die Problematik, dass existierende Prozesse nur Teilaspekte einer SoC-Entwicklung (Technologie-, Hardware- oder Software-Entwicklung) beschreiben, während das eigentliche Ziel, das Gesamtsystem, unberücksichtigt bleibe. Daraus ergebe sich das Fehlen des für eine vernünftige Ressourcen- und Zeitplanung nötigen Überblicks sowie eine mangelhafte Top-down-Methodik für den Entwurf des Gesamtsystems. Nach Kirsch ist aus dieser Situation der Bedarf für ein Prozessmodell für den Entwurf des Gesamtsystems abzuleiten, welches die Mängel behebe und gleichzeitig die bestehenden, funktionierenden Prozesse integriere. Als Lösung stellte er den V(orgehens)-Modell-Prozess vor, welcher derzeit in erweiterter Form bei Infineon im System- und Chipdesign in der Pilotphase eingesetzt wird. Kirsch führte aus, dass der V-Modell-Prozess durch seine klare hierarchische Struktur und die Verteilung von autonomer Verantwortlichkeit weitere Vorteile biete: Der Prozess schaffe die Voraussetzungen dafür, dass man den Entwicklungsprozess nicht nur von Beginn an beherrschen und das Ziel im Auge behalten könne, sondern er sei auch flexibel genug, um unvorhersehbaren Situationen schnell begegnen zu können. Damit biete der V-Modell-Prozess eine praktikable Möglichkeit zur Steigerung der Produktivität, welche zusätzlich Potential für eine Kostenreduzierung und eine Verbesserung der Produktqualität mit sich bringe.

Dr. Peter van Staa, Leiter der Abteilung „Design integrierter Schaltungen“ bei der Robert Bosch GmbH, widmete sich in seinem Vortrag „Full Custom Mixed-Signal-ASICs-Development: A Determinism of Art?“ speziell der Produktivität im Mixed-Signal-Design. Der Bosch-Experte stellte die Notwendigkeit einer Steigerung der Designproduktivität anhand des Design Gaps heraus, die prinzipiell durch noch besser ausgebildete Ingenieure, Innovationen bei Tools oder durch IP-Re-use zu erreichen sei. Dabei

sei Re-use die günstigste Variante, weil dadurch Personalaufwand ohne die Entstehung neuer Kosten eingespart werden könne. Er betonte aber, dass das Potential von Re-use zur Produktivitätssteigerung im Analogentwurf differenziert betrachtet werden müsse: Während etwa beim Transfer bestehender Schaltungen zu neuen Prozessgenerationen Re-use, allerdings ausschließlich auf Komponenten-Level, sinnvoll sei, ergebe ein „klassisches“ Re-use, also die 1-zu-1-Übertragung bestehender Schaltungen, für Full-Custom-ASICs wegen des hohen Anpassungsbedarfes keinen Sinn.

Van Staa ging außerdem auf das sehr schwierige Thema der Messung von Designproduktivität ein. Sie sei mit einiger Erfahrung insbesondere innerhalb eines Unternehmens möglich, indem Angaben zu „normierten“ Transistoren pro Gate, pro Chip oder pro Fläche oder zu „First Pass Yield“ herangezogen würden. Dabei entstünden allerdings nur dann sinnvolle Ergebnisse, wenn die Designschritte genau definiert seien und nur Schaltungen aus dem gleichen Applikationsbereich herangezogen würden. Er veranschaulichte seine Aussagen mit Beispielen, wobei erkennbar wurde, dass die Messung der Produktivität bei Mixed-Signal-Designs aufgrund der geringen Determinierbarkeit des Entwurfs starke statistische Schwankungen aufweist.

Abschließend stellte van Staa noch eine Untersuchung der im Mixed-Signal-Bereich verfügbaren Tools vor, aus der er ableitete, dass für ein sehr schwieriges technisches Problem nur ein kleiner Markt existiere, was die Eigenverantwortung der IC-Hersteller für ihre Designfähigkeit erhöhe. Er berichtete über gute Erfahrungen mit einer „best-in-class-tool“-Philosophie für eine Mixed-Signal-Designumgebung, da kein Hersteller ein wirklich umfassendes Toolspektrum anbiete, das auf jedes Applikationssegment optimal zugeschnitten sei. Er wünschte sich für diese Anwender Lizenzmodelle, die ein „pay-per-use“ erlaubten und Raum für individuell gewünschte anwendungsspezifische Modifikationen böten.

In der abschließenden Podiumsdiskussion wurden Fragen zu den einzelnen Vorträgen erörtert, wobei sich als Kernaussage abzeichnete, dass eine Verbesserung des Managements von Designprozessen und der Methodik für die Steigerung von Produktivität noch wichtiger sei als die Verbesserung von Tools oder eine optimierte Vorgehensweise bei der eigentlichen Arbeit an den Designs selbst.

In einer der nächsten *Elektronik*-Ausgaben wird es um die Inhalte jener Session gehen, welche den Herausforderungen beim Analogdesign gewidmet war.

Ralf Popp/go